

**Н.А. Лукин**  
**А.Ю. Филимонов**  
**В.Н. Тришин**

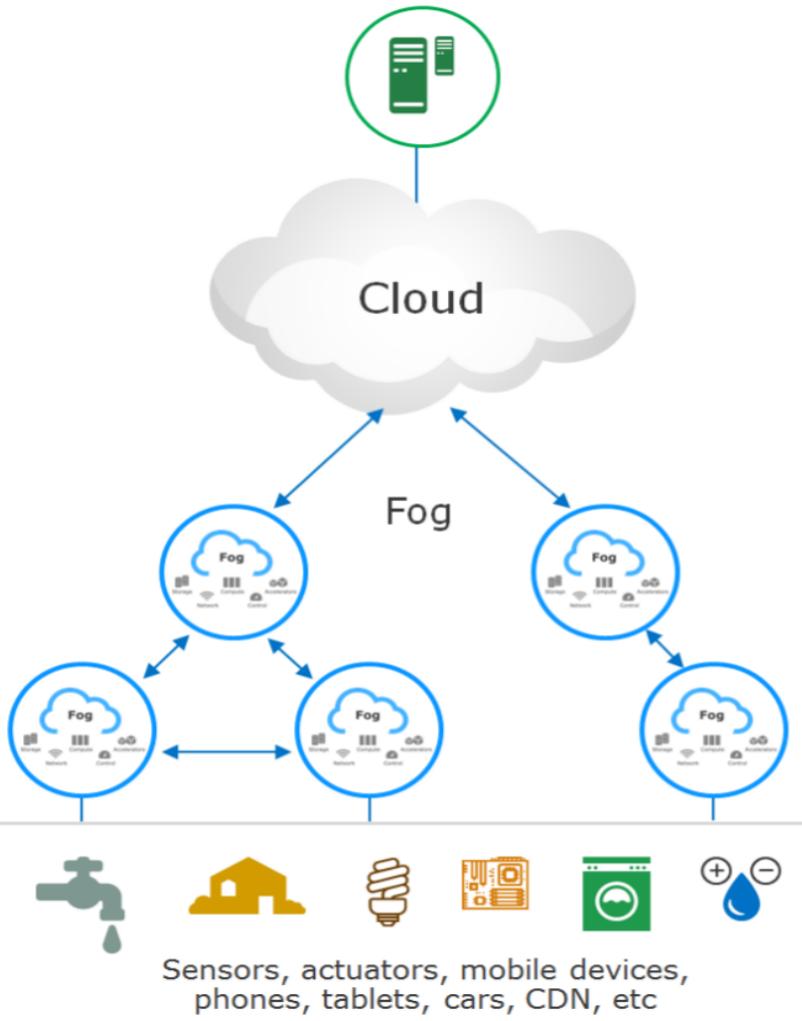
# **Облачная среда программирования однородных вычислительных систем**

---

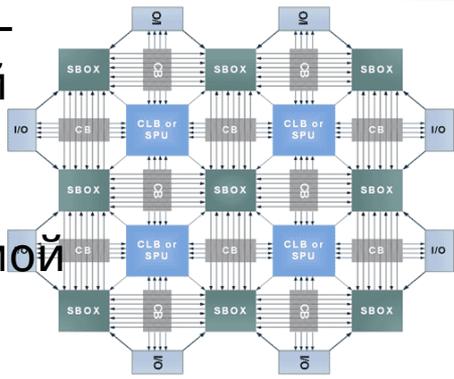
Уральский Федеральный Университет  
Институт Машиноведения УрО РАН  
г. Екатеринбург



# Облачные сервисы, fog computing



- 2015г. Инициатива OpenFog \*
  - 2016г. поручение президента РФ о подготовке инфраструктуры для технологии «туманных вычислений» (fog computing), которая необходима для дальнейшего развития «интернета вещей» \*\*
- IoT процессоры:
- Michigan Micro Mote (8-bit CPU, a 52x40-bit DMEM, a 64x10-bit IMEM, a 64x10-bit IROM, 0.1 МГц)
  - OLEAT222-1005 – автомобильный контроллер с блоком программируемой логики



\* [www.openfogconsortium.org/](http://www.openfogconsortium.org/)

[wp-content/uploads/OpenFog\\_Reference\\_Architecture\\_2\\_09\\_17-FINAL.pdf](http://wp-content/uploads/OpenFog_Reference_Architecture_2_09_17-FINAL.pdf)

\*\* [regnum.ru/news/economy/2151919.html](http://regnum.ru/news/economy/2151919.html)



# Задачи, решаемые встроенными ВС IoT

- **Вычисления:**
  - навигация (ориентация в пространстве);
  - обработка сигналов и изображений (распознавание образов)
- **Управление:**
  - адаптивные интерфейсы для беспроводных сетей коммуникации;
  - принятие решений в условиях неопределенности

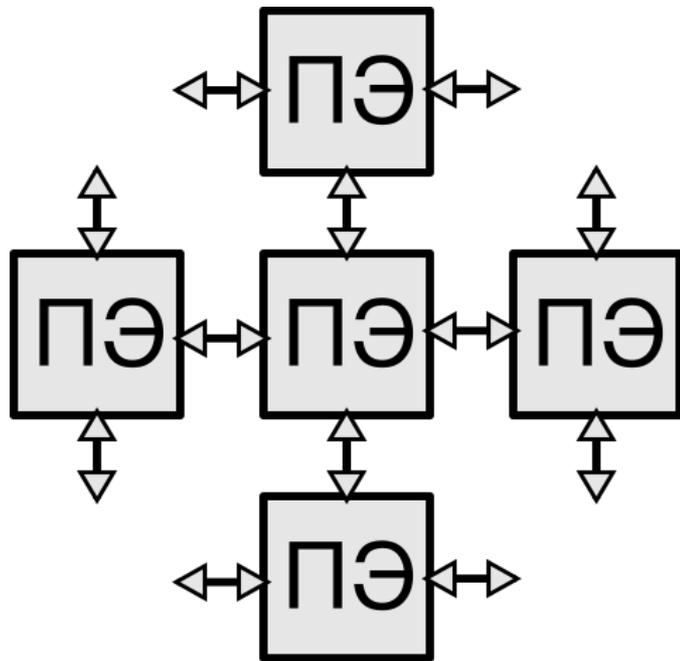
## Требования к встроенным ВС:

- **Производительность** — порядка  $10^{10}$  оп/сек
- **Отказоустойчивость** — исправная обработка данных при множественных отказах
- **Габариты и масса** — один кристалл СБИС на всю ВС

**Функционально-ориентированные процессоры на основе ОВС — основные вычислительные модули встроенных ВС для IoT**



# ОВС – общие понятия

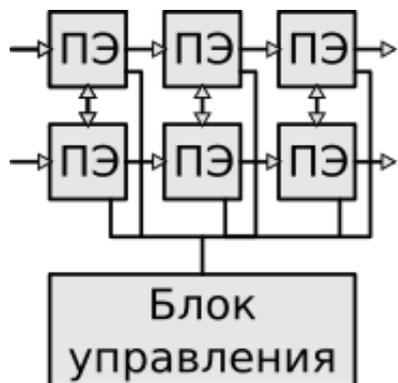


Особенности ОВС:

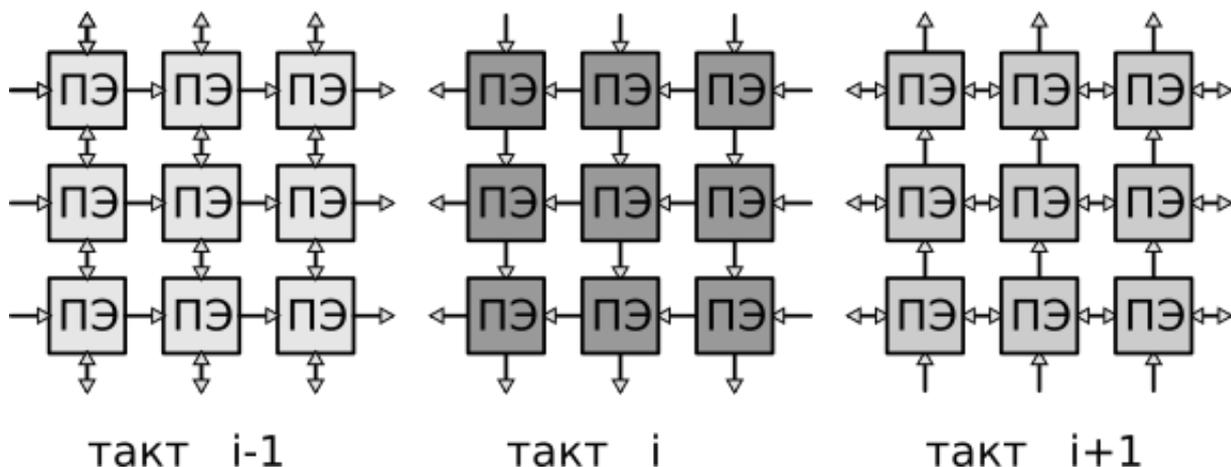
- Идентичность ПЭ
- Регулярность связей
- ПЭ:
  - простая (примитивная) структура;
  - малая разрядность – 1, 4, 8
- Типы архитектур – SIMD, MIMD, SIMD + MIMD
- Возможность глобального распараллеливания вычислений



# SIMD-OBC. Принципы работы

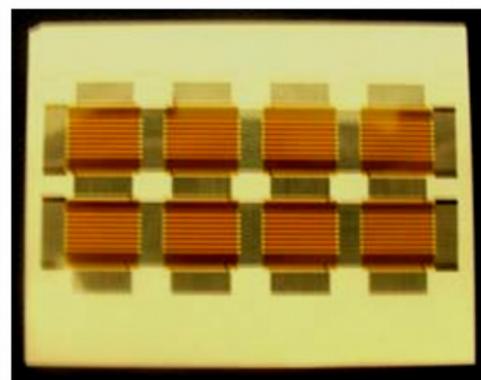
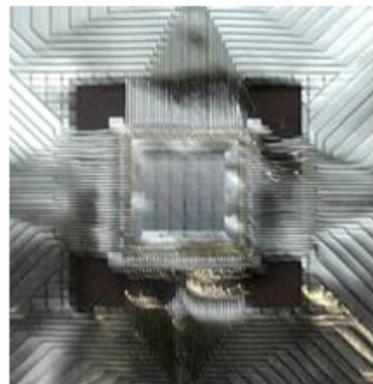
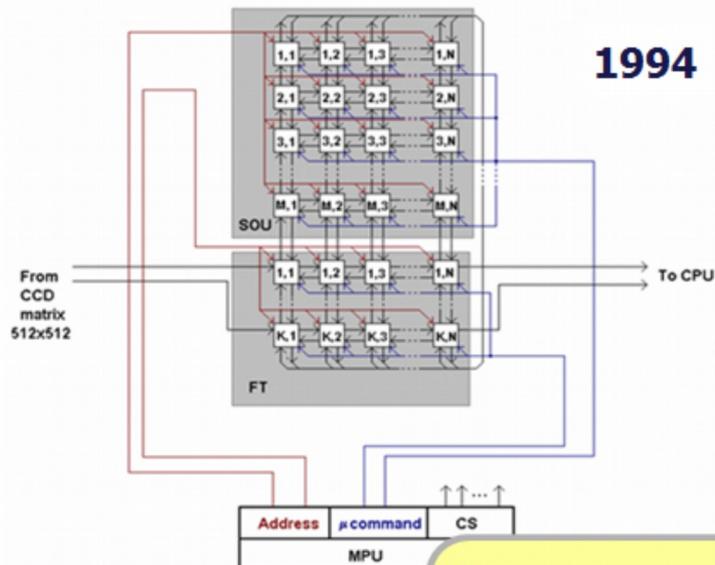


- Кол-во ПЭ связано с **размерностью** массивов входных данных
- Взаимосвязь между ПЭ отражает **структуру** массивов данных
- Один поток команд: в любом такте работы ОВС все ПЭ выполняют **одну и ту же** команду  
Один алгоритм множество операций  
множество данных



# SIMD-ОБС. Физическая реализация

## ОДНОРОДНЫЕ ВЫЧИСЛИТЕЛЬНЫЕ СРЕДЫ (SIMD): проект GAPP



### Характеристики

Систолический процессор

**СБИС СОУ:**  $f = 10 \text{ MHz}$ ; 64 ПЭ;

$W = 35 \text{ mW}$

**Видео ФОП:**  $S = 128 \times 128$  пикс;

$M = 0.1 \text{ кг}$ ;  $T = 3 \text{ мс}$

### Основная задача

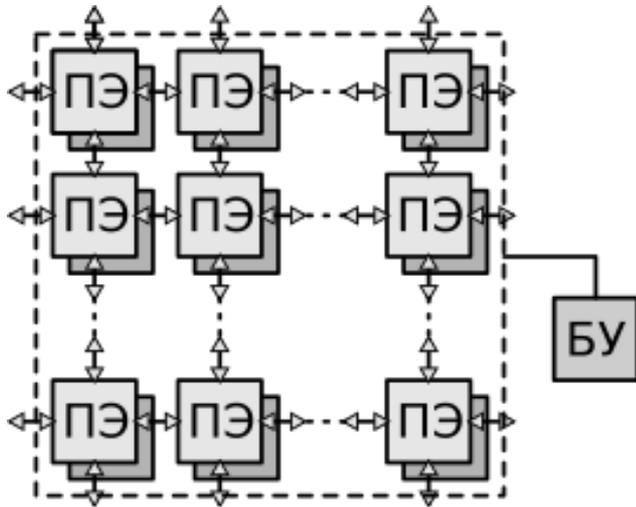
Межкадровая обработка изображений



Функционально-ориентированные процессоры



# MIMD — ОВС. Принципы работы

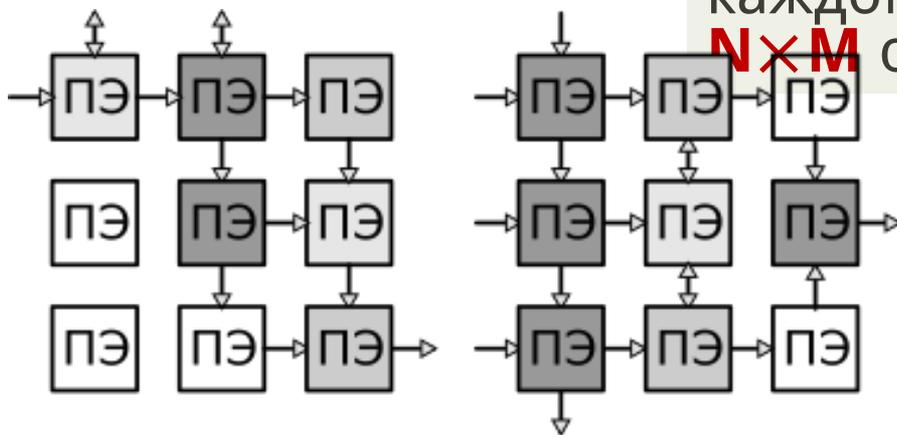


Особенности:

Количество ПЭ связано с числом **вершин** графа алгоритма

Архитектура ОВС отображает **граф** алгоритма

Множество потоков команд: в каждом такте выполняется  **$N \times M$**  операций



такт i

такт i+n

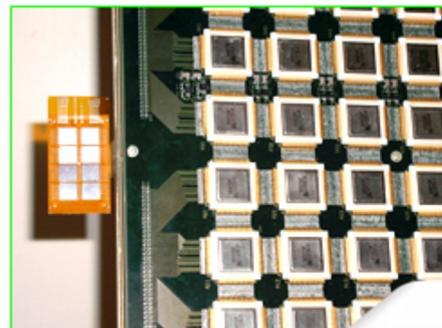
**Один алгоритм, множество операций, множество данных**



# МIMD-ОВС. Физическая реализация

## ОДНОРОДНЫЕ ВЫЧИСЛИТЕЛЬНЫЕ СРЕДЫ (МIMD): проект МИНИТЕРА

2004



### Характеристики

Систолический процессор  
**СБИС**: 0.6 мкм;  $f = 50 \text{ MHz}$ ; 25 ПЭ  
**Рабочая станция**:  $R = 20$   
Gglops



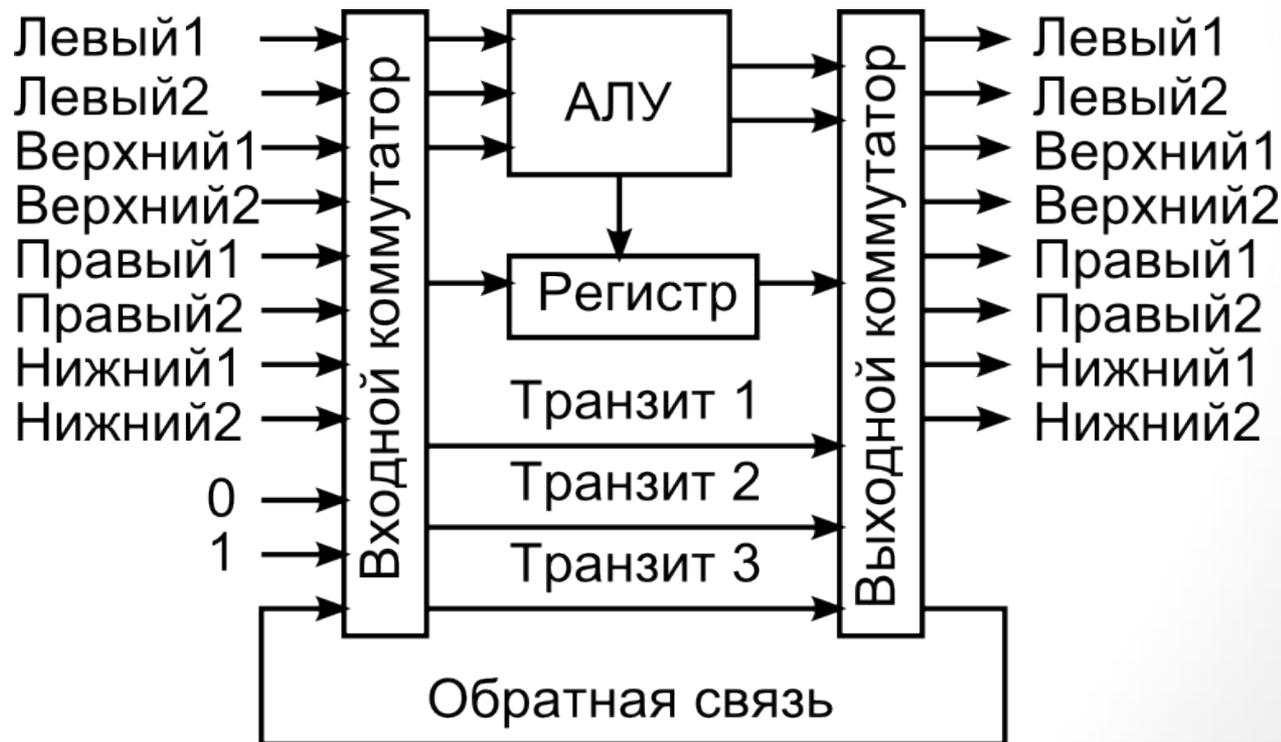
Функции  
ориентир  
процессоры



# ПЭ ОВС Минитера 2

Основные блоки ПЭ:

- битовое АЛУ (49 инструкции)
- 64-битная регистровая память
- 3 транзитные линии





# Окно облачной IDE

Файл Правка Вид Журнал Закладки Инструменты Справка

IDE Minitera x +

tv/minitera/IDE/

Load Save Width - 3 + Height - 2 +

ALU Transit

Mul 16 Add 32 Xor Ext. Mask

The screenshot shows a web browser window with the URL 'tv/minitera/IDE/'. Below the browser, there is a control panel with buttons for 'Load', 'Save', 'Width' (set to 3), and 'Height' (set to 2). Below this, there are two tabs: 'ALU' and 'Transit'. The main area displays a circuit diagram with a green background. It features a 'Mul 16' block on the left and an 'Add 32' block in the center. There are also 'Xor' and 'Ext. Mask' blocks at the bottom. The diagram shows various interconnections and signal paths.

— редактор поля ПЭ

позволяет:

- выбирать размер редактируемого макроса
- назначать выполняемые команды ПЭ и способы синхронизации
- выбирать используемые входы и выходы АЛУ и транзитных линий

Load Save Width - 3 + Height - 2 +

ALU Transit

Mul 16 Add 32

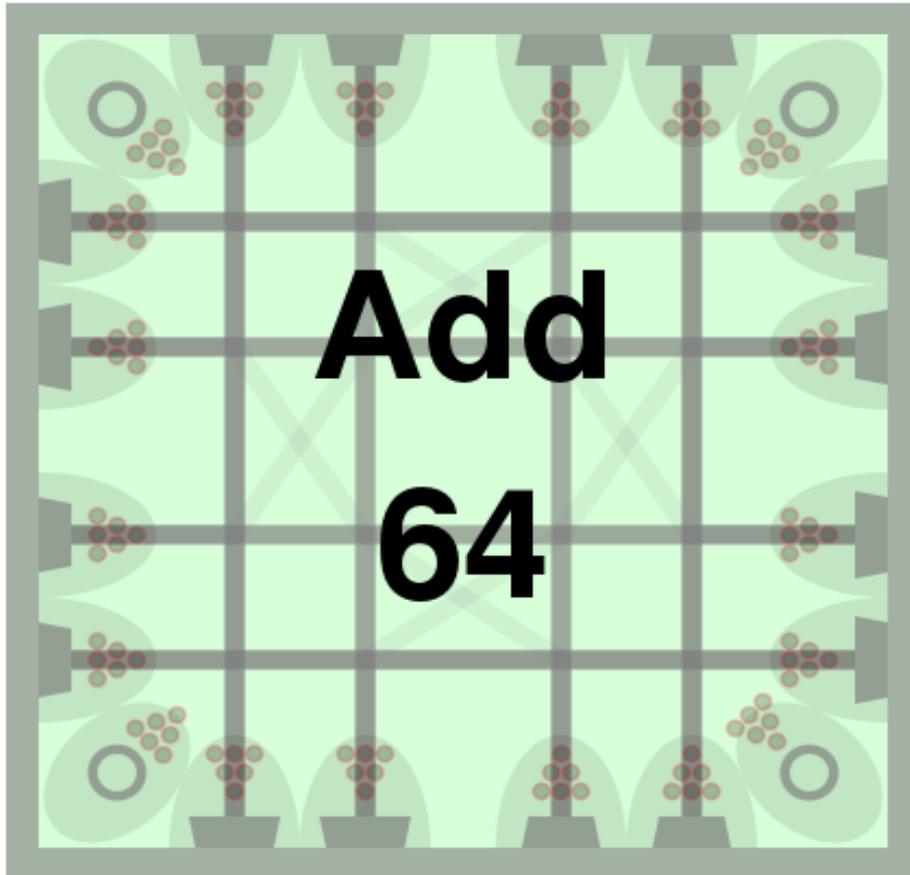
This screenshot is identical to the one above, showing the same IDE interface and circuit diagram.

Mul 16 Add 32

This screenshot is identical to the one above, showing the same IDE interface and circuit diagram.



# Библиотечный элемент SVG

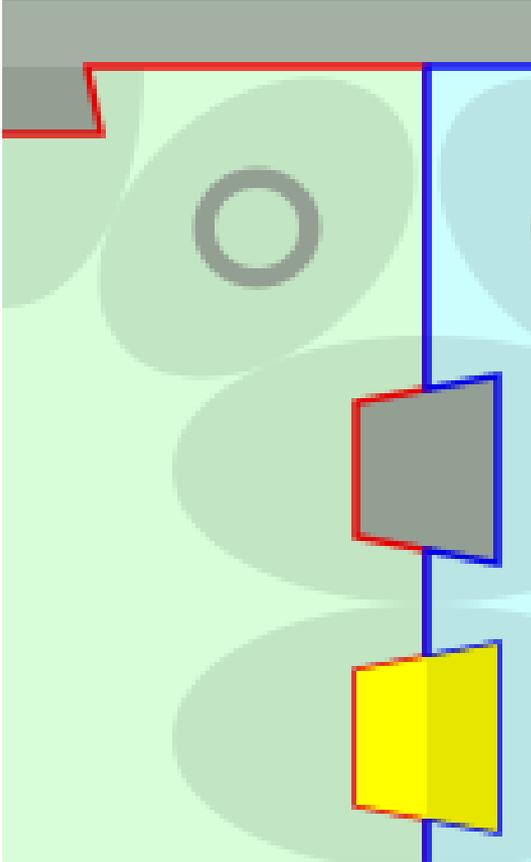


содержит все необходимые условные обозначения видимость которых определяется таблицей стилей:

- фон
- символы портов
- все возможные линии, соединяющие 2 любых порта
- символы номера порта АЛУ
- имя выполняемой операции

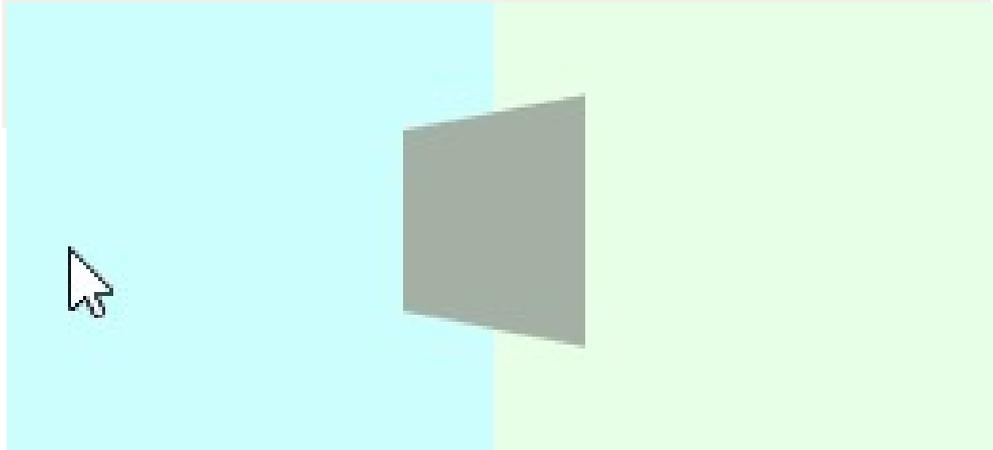


# Интерактивная подсветка

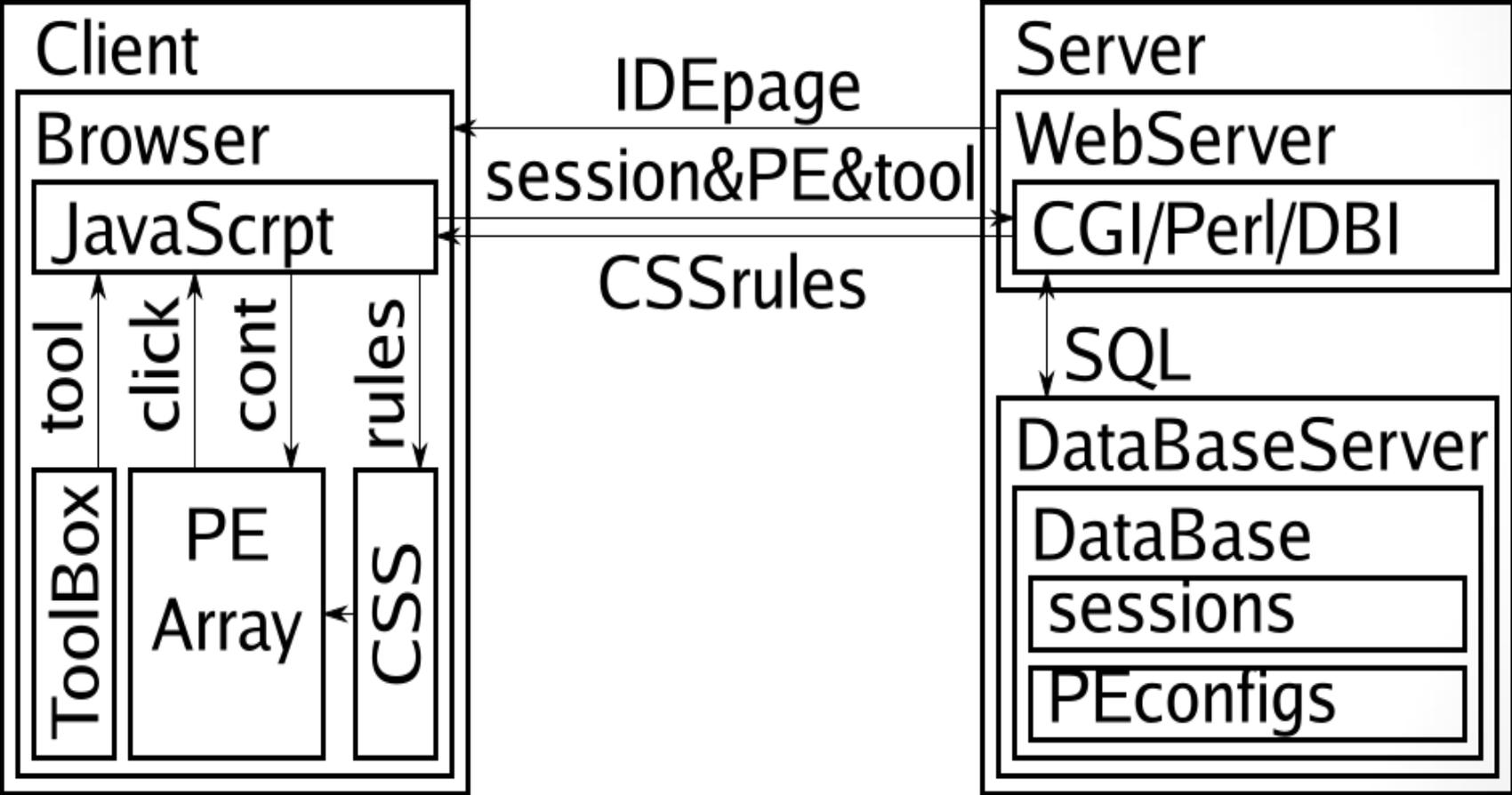


выполнена с использованием только таблицы стилей:

- для выделения порта достаточно лишь приблизить к нему курсор (темные овальные области)
- подсветка всего порта реализована



# Схема взаимодействия клиент-сервер



# Особенности программирования ФОП на базе ОВС

1. Управляющие конструкции языка обеспечивают не столько управление ВП, сколько согласование структур данных и построение маршрутов их передачи.
2. Результат программирования ОВС — Укладка и трассировка ПЭ
3. Стремление сократить время выполнения («высоту» программы -H) приводит к увеличению числа задействованных элементов («ширины программы»- L) - и наоборот.
4. Понятия «директива управления ВП» и переменная не находят отражения в ФОП.



# Концепции построения вычислителей

	Классическая (Фон Нейман)	ОВС
Управление ВП	Поток управляющих операций Control Flow	Поток данных Data Flow
Архитектура *	SISD (SIMD, MIMD)	MIMD
Хранение данных	Общая память	Локальная память
Модель программирования ВП	Императивная	Функциональная (Декларативная) ???

\*По таксономии Michael J. Flynn



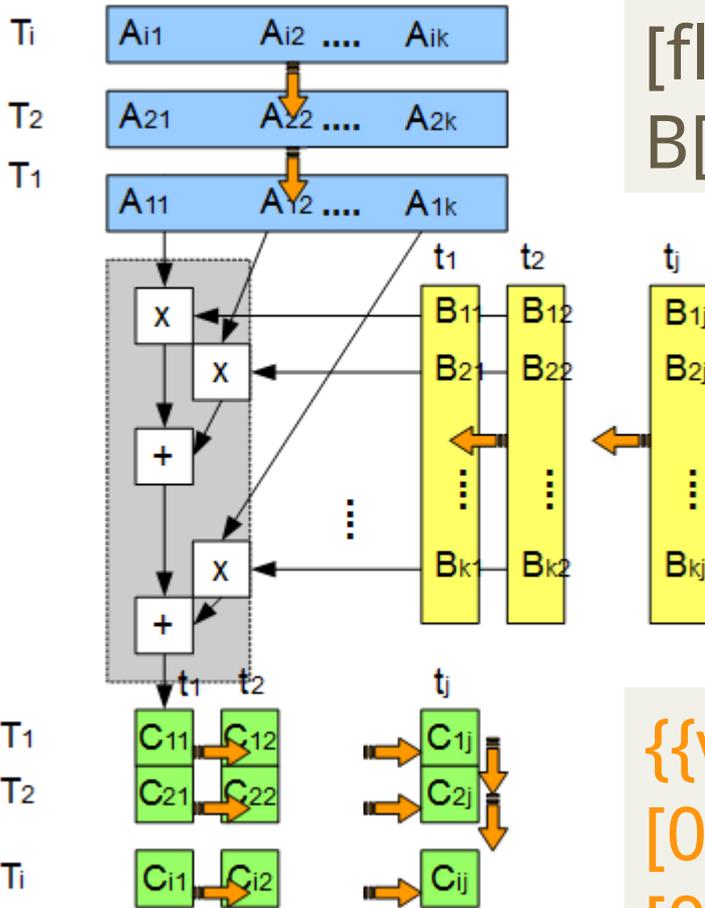
# Языки, предназначенные для описания параллельных вычислений

	NESL	Sequencel
Разработчик	Guy E. Blelloch (Carnegie Mellon University)	Daniel E. Cooke, J. Nelson Rushton Texas Multicore Technologies
Распространение	Свободное	Коммерческое
Последняя версия	V.3.1 (1995г.)	V.2.4(2016г.)
Базовый элемент	Последовательность*	Последовательность
Организация параллельных вычислений	Встроенные параллельные функции Векторизация** скалярных функций	Встроенные параллельные функции Комплекс NTD
Сайт	<a href="http://www.cs.cmu.edu/~scandal/nesl.html">http://www.cs.cmu.edu/~scandal/nesl.html</a>	<a href="http://texasmulticore.com/">http://texasmulticore.com/</a>

- \*  $a$  — последовательность 0-го порядка (скаляр);  
 $[a_1, a_2, \dots, a_n]$  — последовательность 1-го порядка (вектор) ;  
 $[[a_1, a_2, \dots, a_n], \dots, [b_1, b_2, \dots, b_n]]$  — последовательность 2-го порядка (матрица);
- \*\*  $?F(A) \mid A = [a_1, a_2, \dots, a_n] \Rightarrow \{F(a): a \in A\} \Rightarrow [F(a_1), F(a_2), \dots, F(a_n)]; //$  «конвейер»



# NESL: Умножение матриц в базисе умножения векторов



```
function vmulv (a,b) :([float],
[float])-> float = sum({A[i] *
B[i]: i in [0:#a]});//аппаратно
```

$L \sim$  число стлб.  $||A||$

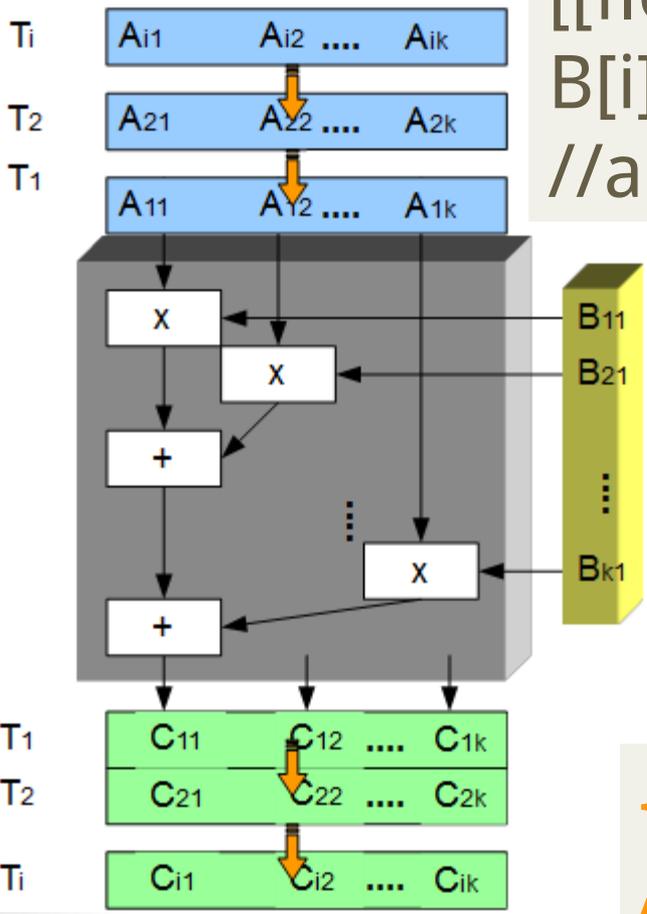
$N \sim$  число стлб.  $||B||$   
 $*$  число стр.  $||A||$

```
{{vmulv(a[i],{b[k][j]: k in
[0:#a[0]]}):j in [0:#b[1]]}: i in
[0:#a]};//программно
```



# NESL: Умножение матриц в базисе умножения вектора на матрицу

```
function vmulmat (a,b) :([float],
[[float]])-> [float] = {sum({A[i] *
B[i][k]: i in [0:#a]}): k in [0:#b[1]]};
//аппаратно
```



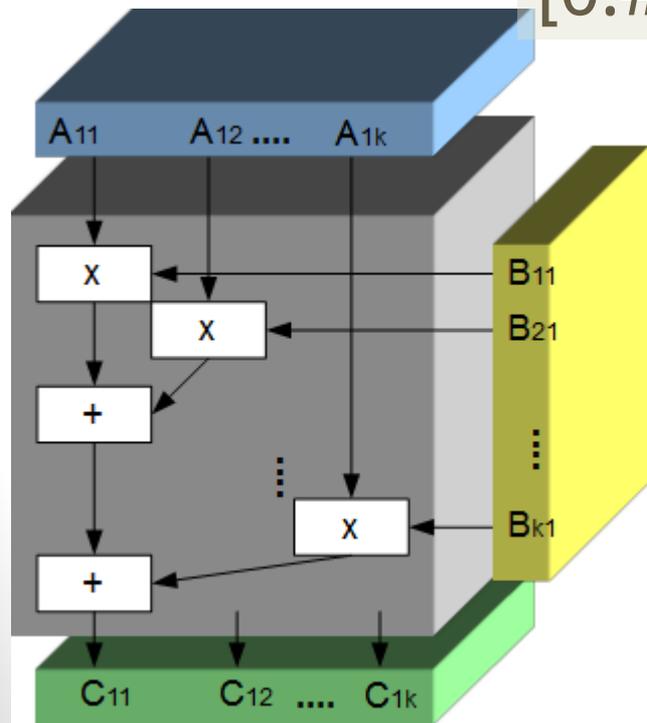
$L \sim$  число стлб.  $||A||$   
 $*$  число стлб.  $||B||$   
 $N \sim$  число стр.  $||A||$

```
{vmulmat(a[r],b):r in [0:#a]};
//программно
```



# NESL: Умножение матриц в базисе умножения матриц

```
function matmul (a,b) :([[float]],  
[[float]])-> [[float]] = {{sum({A[r][i] *  
B[i][k]: i in [0:#a[1]]}): k in  
[0:#b[1]] }:r in [0:#a]}; //аппаратно
```



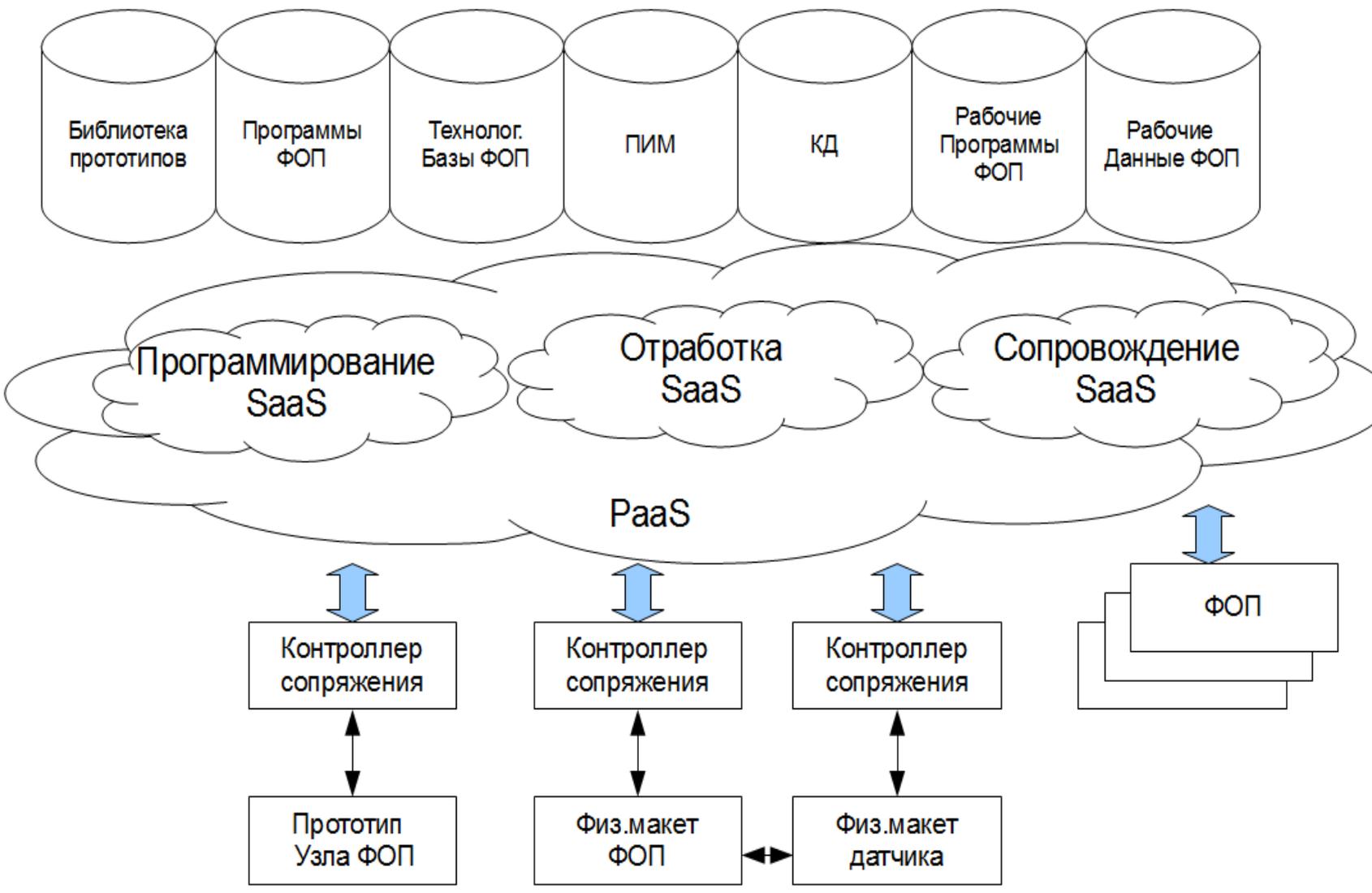
L ~ число стлб.  $||A||$   
\* число стлб.  $||B||$   
\* число стр.  $||A||$

$H = 1;$

matmul (A,B); //программно



# Платформа программирования потоковых ФОП



# Заключение

1. Процесс программирования ОВС имеет ряд особенностей, которые ограничивают возможности применения традиционных (императивных) языков программирования
2. По своей природе функциональные языки больше приспособлены для программирования ОВС, но их применение сдерживается недостаточным развитием универсальных программных платформ
3. Специальные программные платформы, основанные на ФЯП позволяют решить большинство проблем, связанных с программированием ОВС

